

04年06月10日(木) 17時37分 宛先: 米 OLIF

発信:

R: 202 P. 08

Searching PAJ

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-161984

(43)Date of publication of application : 05.08.1992

(51)Int.Cl.

G09G 3/32
G09F 9/40

(21)Application number : 02-290585

(22)Date of filing : 26.10.1990

(71)Applicant : OPT TEC CORP

(72)Inventor : JIN SHOWN SHI
JIAN CHEN HOONG
KWAN SHIN TON
KUAN CHUN TAO
YAN TSUEN SHEE
SHOO CHUN CHIOU
DAA CHEN YUE

(54) LARGE VIDEO DISPLAY BOARD SYSTEM HAVING MULTIPLE GRAY LEVEL

(57)Abstract:

PURPOSE: To obtain a clear dynamic advertisement display effect by allowing a potential holding capacitor to start charging immediately after the start of a controlling transistor (TR) and driving TR to emit light.

CONSTITUTION: The basic unit of a large video display board is a light emitting diode (LED) 1 and its driving circuit and a main element has a driving MOSFET 11, a feedback electric resistor Rs 13 and a potential holding capacitor Cgs 14. The amount of a current flowing into the LED 1 is controlled by the potential Vgs value of the capacitor Cgs 14, the luminance of the LED 1 is expressed in a large LED array by a different brightness gray level to generate a stereoscopic graphic effect. Since the Vgs value is controlled by the charge/discharge of the capacitor Cgs 14, the potential level of the capacitor Cgs 14 becomes equal to the brightness degree of the display board. Consequently an excellent and clear dynamic video advertisement or display effect can be obtained.

LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

BEST AVAILABLE COPY

'04年06月10日(木) 17時37分 宛先: 米 OLIPP

発信:

R: 202

P: 09

Searching PAJ

[Date of registration]

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C), 1998,2003 Japan Patent Office

'04年06月10日(木) 17時37分 宛先: 米 OLIFF

発信:

R:202

P.10

⑤ 日本国特許庁(JP) ⑥ 特許出願公開
 ⑦ 公開特許公報(A) 平4-161984

⑧ Int. Cl.
 G 09 G 3/32
 G 09 F 9/40

発明記号 庁内整理番号
 C 9176-5G
 7926-5G

⑨ 公開 平成4年(1992)6月5日

審査請求 有 請求項の数 6 (全13頁)

⑩ 発明の名称 多重グレイレベルを有する大型映像表示ボードシステム

⑪ 特 願 平2-290585

⑫ 出 願 平2(1980)10月26日

⑬ 発 明 者 ジン・シヨウン・シー 台湾、シンチュ、チエン・クン・ロード、セクション・
 1、アリー・70、7、エフ・1
 ⑭ 発 明 者 ジアン・チエン・ホー 台湾、シンチュ、フアン・ホウ・ストリート、レーン・
 ング 89、アリー・3、ナンバー・24、エフ・5
 ⑮ 発 明 者 クワン・シン・トーン 台湾、カオウシン、アン・ニン・ストリート、ナンバー・
 578、エフ・3
 ⑯ 出 願 人 オプト・テック・コー 台湾、シンチュ・サイエンス・ベースド・インダストリアル
 ボレイション ル・パーク、インダストリー・イースト・4・ロード、ナ
 ンバー・32
 ⑰ 代 理 人 弁理士 川口 義雄 外4名
 最終頁に続く

明 細 書

1. 発明の名称

多重グレイレベルを有する大型映像表示
 ボードシステム

2. 特許請求の範囲

(1) 多重グレイレベルを有する大型映像表示ボ
 ードシステムであって、1つの大型でプログラム
 制御の拡張性を有する高解像度画素の発光ダイオ
 ードを有して多重グレイレベルの映像を表示し、
 低電圧、低電流及び高圧な直線状の発光ダイオ
 ード駆動回路を有し、更にダイオード表示ボード
 が1つの共通接地及び共通電源のN×Mのアレイ
 構造で、且つ複数の画素映像表示ユニットを含ん
 でおり、各該ユニットが発光ダイオードと1つの
 前記駆動回路の組合わせて、発光ダイオードと、
 1つの駆動MOSFETと、1つの電位保持キャ
 パシタと、1つの制御用MOSFETと、1つの

フィールドパツタ電流低伏とを含む、一旦制御用
 トランジスタが起動されると、ただちに前記電位
 保持キャパシタに充電を開始させ、同時に該制御
 トランジスタを駆動して発光させるシステム。

(2) 制御トランジスタの作用が1つのスイッチ
 と同じであり、該トランジスタが1つのスイッチ
 スタートが1つの定常回路にてトリガされた場合
 に、1つのこの画素映像表示ユニットと関係のあ
 るアナログ信号が該制御トランジスタのソースよ
 り入ってドレンに到達し、その後該保持キャパシ
 タが入力信号レベルまで充電され、このレベルが
 上記制御トランジスタのドレンに接続されるこ
 とにより、該制御トランジスタのチャネル電流
 は該レベルにて調整され、そして電流増幅率とこの
 制御トランジスタのドレンとの間に接続されてい
 る前記発光ダイオードの輝度が該アナログ信号と
 正比例をなす明確グレイレベルの変化を発生させ

特開平4-161084(2)

る請求項1に記載のシステム。

(3) このフィードバック電流源が駆動トランジスタのソースとグラウンドとの間に直列にされて、ネガティブフィードバックの機能を行ない、それゆえ駆動を行ない、それゆえに駆動電流と該駆動トランジスタのゲート電圧、即ちアナログ入力信号を直線伏化の関係にせらしめ、且つ発光ダイオードの輝度の変化が該アナログ信号と正比例になるので、容易にグレイレベルの制御を制することができ、また前記のフィードバック電流源は駆動電流が駆動トランジスタの特性変化の影響を受けまいようにすることができるので、該表示板が良好な均一性を有する請求項1に記載のシステム。

(4) 発光ダイオード表示板が1つの共通接地及び共通電源を有する構造の発光ダイオードのN×Mのアレイより形成され、その中で各画素は1つ

MOSFETと、1つの電位保持キャパシタと、1つの制御MOSFETとを含み、その中で該大チャンネル用のMOSFETの幅が小チャンネル用のMOSFETの14倍であるので、該回路の入力が1つの電流信号であり、この信号が該小チャンネル用のトランジスタを導通する場合に、該電流信号に正比例する電位を発生し、該電位はただちに伝送され、また制御トランジスタが駆動された瞬間に保持キャパシタに記憶され、大チャンネル用トランジスタのゲートとソースとの間の電位差が該電位に制御されて、該大チャンネル用トランジスタの電流が入力電流の係数となる請求項1に記載のシステム。

3. 発明の詳細な説明

発明の背景

この発明は多量のグレイレベルを表示できる大型映像表示システムに関し、1つの特殊回路(例

のカレントイミージ回路を含み、この回路が1つの発光ダイオードと、1つの制御トランジスタと、1つの駆動トランジスタと、1つの電位保持キャパシタと、この駆動トランジスタのカレントトランジスタとよりなる請求項1に記載のシステム。

(5) 発光ダイオードアレイ表示ボードに使われている駆動装置の横方向(X-方向)の走査が、1つのデジタルマルチプレクサから順序よくアレイ表示ボードの縦方向(Y-方向)に配列したN個の制御トランジスタのゲートをトリガし、同一行の全ての制御トランジスタが全てONにさせられると共に、同一行の保持キャパシタを全部充電するので、該同一行の全ての駆動トランジスタが発光ダイオードを駆動して点灯させる請求項1に記載のシステム。

(6) カレントイミージ回路が1つの大チャンネル用のMOSFETと、1つの小チャンネル用の

例えばネガティブフィードバック減は映電流回路等)を含み、これによって発光ダイオードを制御し、その輝度を映像データによって発生したアナログ信号に正比例させるのを特徴とするものである。全体の回路は、小型パソコン或いはマイコンプロセッサを通じてプレセット或いはリアルタイムでプログラマブル制御の映像表示を実行できて、優良で鮮明なダイナミック広告及び映像効果を生産するものである。

目下電子式の表示板が盛んに使われている。通常一般の伝統的テレビでも表示の作用が油断であるが、それを1つの大型表示板として使用する場合は、このようなテレビで提供できる表示効果は顯るかに電子式表示板に劣るものである。特に電子式表示板がプログラマブル制御表示板を組立てて広告、宣伝或いは告示の目的を達成する場合は、その効果は一層良好になるので、このような電子

'04年06月10日(木) 17時38分 宛先: 米 OLIF

発信:

R:202

P.12

特開平4-161984(8)

式表示板は往々にして既得取引所、空港及び駅の
ゲイヤ等のデータを表示するのに用いられ、用途
は極めて広汎なものである。

従来電子式表示板は定として目視できる光
点でアレイ装置を構成するものである。従来の一
番早期のものは白熱電灯を配列して構成されたも
のであるが、白熱電灯の加熱時間が比較的長い
のであるが、このような電子式表示板は古い映像を新映像
に切換える際に、画面にまだ映像を残す残像映
写像が発生する欠点があり、且つ画面の切替え速
度が比較的遅い。この他に、その映像の電流及び
電力の消費が大きいので、駆動する場合は動
力素子を利用して先に電流を増幅しなければなら
ない。またこのような電流の損失率も高く、保全
管理に時間がかかり、手間を要する欠点があった。

最近の研究の進展により得られる電子式表示板
は発光ダイオード(LED)のアレイ装置を構成

の固定図形(PICTURE)の表示を良好である。

しかし現在大型の電子式表示板はただ1画素のグ
レイレベル表示(全明或いは全暗)しかできず、
それがためこのような大型表示板はただ図形を
表示するに用いることしかできない。もしも映像を
表示するならば、その映像は1つの画面画面にし
かねらず、種々のあるグレイレベルの立体映像を
表示できない。これは発光ダイオードの電流-電
圧特性が急峻な非直線特性であるため、発光ダイ
オードの電流を直線状で流れる明度を生じさせ
るのはより困難なことである。もしも1つの発光
ダイオードの小アレイを組立てると、例えば1×
1としてハーフトーンの方法で表示すれば、この
組ドットの11画素のグレイレベルを表示できるが、
表示板のアレイ数はこれにより必ず減少してイメ
ージの解像力に影響を与える。

別に単点のグレイレベルの発光ダイオードの陣

しているもので、このような表示装置は従来の白熱
電灯において発生する欠点を解消することができ
るようになった。その使用寿命が10年以上に達す
ることができ、作動電圧及び電流がより小さく
(1.5-2.5V, 1-10mA)、それと共に赤、黄、
緑等の色彩を有する等の優れた点がある。更にそ
のスペクトルがより狭いので視覚強度が一層強固
であって、よりよい広告・広報の効果を有してい
るので、現在日増しにその使用が増えている。
LEDは固体電子素子の1種であるので、小型の
LEDアレイ(1×1或いは1×1)は容易に日時順
に製作及び包装することができる。この他に、
ダイオードは逆方向阻止の効果があるのでブリッ
ク式アレイ構造を構成することができ、図に示す
のは、現在一層使用されている回路である。この
回路はX及びY方向の同期マルチプレクシングを
経て発光の機能を達成できるのであるプログラム

度の制御も、また迅速な点滅のパルス作業時間の
長短を制御する方法によって平均輝度の変化を求
めることができる。この状況下において、もしも
点滅の周波数が視覚残像の周波数より大きければ、
目で見てこのパルスウェーブ(PULSE WAVE)作業時
間と正比例をなす輝度の変化が得られる。この方
法は小型アレイの発光ダイオード表示板の上にお
いて比較的容易に達成できるが、大型発光ダイ
オード表示板(例えば運動場の表示ボード)の用途
においては、設計上複雑し難い多くの画面点を有
している。次に例を用いて下記に説明する。

表示ボード: N×Nアレイ

単体発光ダイオードの規格: 1.5V, 10mA

フレームレート(FRAME RATE): 30/60/100

1つの画面(PICTURE ELEMENT)の露出時間

(PULSE DUTY TIME): $T = 1/(10 \times N)$

もしも同等の視覚輝度を保持しようとするならば

1つの発光ダイオードの瞬間トリガ電流 I は下記条件に適合しなければならない。

$$I \times T = 100 \times (1/30)$$

$$\text{即ち } I = 100 \times (1/30) \times 30 \times N = 100 \times N$$

それゆえ画面が 150×150 画素のアレイである場合は、 $I = 100 \times 150 \times 150 = 22500 \text{ A}$ であって、これは不可能なことである。

かりに 100 の発光ダイオードで組成された場合、1つのLEDごとの瞬間トリガ電流もまた 100 A 以上になるが、これも又不可能なことである。なぜなら目下LEDの瞬間電流の最大なるものは約 100 A 以下であり、その駆動電圧は 100 V 以上の高さを必要とする。

この他によく知られているごとく、各1つのLED自身に約1つの直列抵抗があり、この電圧抵抗はダイオードP-N接合面からベースのチップ電流抵抗、及び包封時の側ベースト目体とチップ

ダイオードイメージ(グラフィック)に非ず)の表示スクリーンが完全に実装していないかの点検である。

発光の原理

本発明は多量グレイレベルの映像を表示する1個の発光ダイオードアレイを有する大型電子表示ボードシステムである。その中で表示ボードはプログラマブル制御の高解像度の大型画面、可変強度、周波数変調化の発光ダイオード駆動回路、低電圧及び低電流のノンパルス駆動回路を有し、また高いフレームレートで点滅せず且つ調音簡単等の特徴を有している。

LEDの輝度は特設構成(例えばネガティブバックあるいはイノージャカレント回路)を経て制御されて、映像アナログ信号と正比例の関係にならしめ、通常の用途においては、1つの制御トランジスタを利用して対応する画素を有する電位保持キ

特開平4-161984(4)

画面との接合電流抵抗から構成されるものである。これを連続の駆動電流で使用する場合は、電流は上記のごとく約 100 A であるので、その電圧降下と消耗電力は全てかなり小さいものである。然しもしもパルス式電圧で瞬間的に点灯する場合は、その瞬間電流は充分に大きく、約 1000 V の電圧降下を引き起こすので、この点からして見れば可能性がなくなる。かりにこの高圧駆動が可能としても、LEDの消耗電力は理想的なダイオードが必要とするものよりも1倍を必要とする。この状況下にあつては、発光ダイオードは、使用時の温度上昇により発光効率を急激に低下させるばかりでなく、損傷しないまでも大部分の輝度が失れることとなる。

總じて、瞬間駆動のパルス駆動の作製期間の間に発光ダイオード輝度のグレイレベルを制御すれば、表示ボードの方式(M×N)の増強により不可能な設計となる。これはなぜ現在大量発光

キバシタで完結し、それに該キバシタの電位で別の1つの駆動トランジスタの電流を制御し、この電流が負荷となる発光ダイオードを流れて、該電位と正比例する発光ダイオードの輝度が得られるものである。全体の回路が小型パソコンあるいはマイクロプロセッサを経てプレセットされたあるいはリアルタイムでプログラム制御された映像の表示を実行し、低コストで鮮やかでダイナミックな映像広告あるいは表示効果を達成するものである。

本発明の目的は1つより低い電流の連続駆動で組成されたLEDを提供し、多量グレイレベルを有する大型映像表示システムとならしめ、該システムはプログラマブル方式でそのLEDの輝度を制御するものである。この他にグラフィックの再生(128/133)は、ディジタル/アナログ(D/A)コンバータを介して実行され、動的イメージの画面変換を達成するものである。

実 施 例

本発明は 1つの多重グレイレベルを有する大型映像表示ボードを示すもので、その基本単位は 1つの発光ダイオード(LED) 1とその駆動回路であり、第1A図に示すごとくである。第1A図に示すごとく、その中に 1セットのMOSFET 11と12を含み、その内MOSFET 11はLED 1を駆動し、MOSFET 12は信号の更新を制御する。その他に 1つのフィードバック電気抵抗R₁ 13と 1つの電位保持キャパシタ(HOLDING CAPACITOR) 14を含んでいる。この回路の動作原理を説明するために、該回路を第1B図と第1C図の 1つの部分に分けてその内容を下記に説明する。

(1) 第1B図に示すのは 1つのLED駆動回路で、その主たる素子は 1つの駆動MOSFET 11と、1つのフィードバック電気抵抗R₁ 13と、1つ

このような 1組の素子が配設されている。

(2) 第1C図に示すのは 1つの信号再生回路であり、それは 1つの制御MOSFET 12と 1つの電位保持キャパシタ14(このキャパシタは上記の駆動回路のキャパシタC₁14と同一である)とである。

第1C図に示すごとく、1つの電圧信号V_{signal}を入力し、且つMOSFET 11が導通した場合、電流がMOSFET 12を流れて、キャパシタ14に対して充電を始める。該電位保持キャパシタ14の電位充電が入力信号の電位に到達するのを待って、制御MOSFET 12をすぐに閉め、該電位保持キャパシタ14はこれにより信号が隔断され、且つその上の電位も外昇と隔断されて保持することができる。

よく知られているごとく、極めて小さな漏洩電流により電位保持キャパシタ14の電位が放電によ

特開平4-161984(5)

の電位保持キャパシタC₁ 14を有している。MOSFETの特性により、キャパシタC₁ 14上の電位V₁はMOSFET 11のドレンドソース間の電極間の導通強度を決定する。その関係はV₁値が大きいほど導通強度がよくなり、V₁値が小さければ小さいほど導通強度が悪くなる。それゆえにV₁、LED 1、MOSFET 11と電気抵抗R₁とによって形成された閉路電流I₁は、V₁値の大きさに正比例する。これより分かるようにLED 1を流れる電流の大きさはV₁値の制御下であり、且つLEDの強度もまた異なる明暗グレイレベルで大型LEDアレイの中で表現し、立体的グラフィックの効果を発生させる。

V₁値はキャパシタC₁ 14の充電放電によって制御されるので、キャパシタC₁ 14の電位レベルは表示ボード上の明暗強度と等しくなる。本発明のLEDアレイには、各 1つのLEDに全て

り度々と低下するが、絶えず迅速に入力信号と該電位保持キャパシタC₁ 14の信号が更新された場合、その隔断した電流は無視することができる。同時に、制御使用されている電界効果トランジスタ(FIELD EFFECT TRANSISTOR)の導通強度は非常に早く、充分の時間で電位保持キャパシタC₁ 14が入力信号と同等レベル迄に充電するのを許容することが出来る。

然しその中になお 1つの問題がある。即ち 1つのLEDの強度(輝度) - 電位(入力電位)の曲線は、白熱電燈のごとく簡単な直線的関係を持っていないく逆にかなり非直線的な曲線であり、第2図の曲線Aに示すごとく、カットオフ電圧より高い電圧を入力すれば、電流は急激に上昇するので、LEDを利用して真の強度を表示することはかなり困難なことである。

図線Aから分かるように、かりにこの発光ダイ

特開平4-161984(6)

オードを点灯してB1 及び B1 の 1 部の異なる輝度にするには、その入力電圧はそれぞれ V_{A1} と V_{A2} である。その間の電圧差はかなり狭く、ただ極めて限られた電圧範囲で電流を流して使用することしかできず、もしも電圧が少しでも不安定なら、輝度に非常に大きい変化をもたらす。

上記の非直線状の関係を改善するに、本発明は 1 つの特発のフィードバック回路を含んでいる。LED がフィードバック作用を施した後の輝度-電圧曲線は第 2 図の曲線 3 に示すごとくである。曲線 3 から分かるように、かりに LED を点灯して B1 及び B2 の 1 部の異なる輝度にならしめるには、供給すべき電圧は V_{B1} 及び V_{B2} であり、この関係は明らかに多く拡大しているので、電圧の制御は更に容易になる。

本発明のフィードバック設計は MOSFET

つのキャパシタ C_{11} 、14、1 つの大チャンネル MOSFET ゲート $G11$ と 1 つの LED 1 を含んでいる。その中の LED、大チャンネル MOSFET ゲート、キャパシタ C_{11} と制御 MOSFET ゲートとは、第 1 A 図に示す素子とは同じなので、同じ参照番号をつけたことに注意されたい。ただ小チャンネル MOSFET ゲート $G11'$ は新しく加えて設計されたもので、第 1 A 図のフィードバック電流源 R_{11} に代替するものである。

上記回路の入力は 1 つの電圧信号 I であり、この電圧は前段信号の出力である。本回路の前段部は 1 つのディジタルコンバータと逐次増幅器との組合わせで、該組合わせはディジタル値を電圧信号に変換することができるので、映像電圧回路の電流源とみなすことができる。

ゲート $G11$ のチャンネル幅はゲート $G11'$

11 のソース極 B と、グラウンド極 G の間にネガティブフィードバックを行うフィードバック電流源 R_{11} を設けて構成するものである。この電流源 R_{11} の設計は多くの電流を消耗しないばかりでなく、また LED の発光強度をも低下せずにかえって発光ダイオードの輝度の範囲を拡大制御とさせることができる。

以下本設計はすでにアレイ式発光ダイオードを 155 グレイレベルの表示に用いる制御がでる。本設計でなければ、グレイレベルを制御し難く、表示されるイメージも立体感を有し難い。

別に第 3 図に示すごとく、映像電圧回路は LED の輝度直線状化動作を增強することができる。この図の回路は本発明の別の一実施例の基本グラフィック表示ユニットの無源回路を有し、それは 1 つの小チャンネル MOSFET ゲート $G11'$ 、1 つの制御 MOSFET ゲート $G11$ 、

の 10 倍大（或いはその他の倍率）と設計されている。入力電流 I が小チャンネル MOSFET ゲート $G11'$ を通過する際に、電流信号 I に正比例する電位が MOSFET $G11'$ のソース極とドレン極との間に発生する。更に該電位信号は制御 MOSFET ゲート $G11$ の電圧 (GATE) の両端を利用して電位保持キャパシタ C_{11} 14 上に存在し、これにより大チャンネル MOSFET ゲート $G11$ のゲート極間の電位差 V_{11} を制御する。この他、またトランジスタ $G11$ のチャンネル幅はトランジスタ $G11'$ の 10 倍の大きさ（例として取る）であるので、大チャンネル MOSFET $G11$ のドレン極とソース極との間の電流 I_{11} は入力電流 I の 10 倍の大きさとなる。

上記の方法によりて容易に入力ディジタル信号を必要とする電流信号に変換して、発光ダイオードを駆動して発光させる。それは該発光ダイオード

'04年06月10日(木) 17時39分 宛先: 米 OLIF

発信:

R: 202

P. 16

特開平4-161984(ア)

Dの電流とデジタル信号が直線状関係を保つように押し通めるので、正確に達成する環境の直線状化効果を実現する。そして必要とする入力電流信号が更に数回であり、更に駆動を可能にさせ、更にもっと容易に発生させることができる。

現在市場上で使われている大型表示ボードの発光ダイオードアレイの構造は殆んどが第11図に示すような構造である。その駆動方式はX及びY信号電圧を利用して異なる発光ダイオードを点灯する。例えばY1信号が低レベルで、X1信号が高レベルの場合はLED1が点灯される。この方式によればアレイが異なる文字画は図形の発生を制御できる。しかも人間の目の視覚残像の時間を満足させるために電圧を高めて各発光ダイオードが点灯した場合には比較的大きい電圧を発生させなければならないことは上記の説明のごとくである。然し高電圧は発光ダイオードの発光効率を低下

は全て一様に発生されているので、ライン駆動回路において、同一行の制御トランジスタは全て同時に導通されているので、同一行の全ての電圧保持キャパシタ内の電圧は同時に更新される。アレイの作動原理は下記に述べるごとくである。

先づ表示したい電圧位を第一にデジタルアナログコンバータ11に送ると、その出力のアナログ信号を制御MOSFET 12のドレン上に加え、各1つのアナログ信号を全て制御トランジスタに加える。その後更に第1行の各1つの制御トランジスタを開き、即ち1つの正電位をノード(P001)D1に加えると、アナログ信号は該第1行のキャパシタ13に対して充電して等しい電圧を発生し、駆動トランジスタ11を導通(ON)させる。充電が終わればただちに第1行上の全ての制御トランジスタ12を閉める、即ちノードD1に等電位を印加する。然し電圧はなおもキャパシタ13中

せるので、その電位及び電圧は制御を受ける。

本発明の設計によれば、上記アレイ回路の欠点は本発明の動作原理で改善することができる。本発明のLEDアレイ回路は第4図のごとくである。

第4図に示すごとく、本回路の各発光ダイオードの基本ユニットは第3図に示す回路に類似しており、1つの駆動MOSFET 41、1つの制御用MOSFET 42と1つの電位保持キャパシタ13を含んでいる。入力されたデジタル信号は1つのデジタル/アナログコンバータ(D/Aコンバータ)44を経て1つのアナログ信号に変換される。発光ダイオード1の輝度はアナログ信号A1、A2、...によって制御され、且つキャパシタ43は電圧値を保持して、LED1を流れる電流をコンスタントに維持することができる。本発明のアレイは従来方式と異なったライン駆動がなされる。各1行の全ての制御MOSFETのゲート極

に存在しているので、第1行の駆動トランジスタ41は依然としてONである。それゆえ発光ダイオードは導通して発光し、次回更に第1行の制御トランジスタを開いた時に始めて前回キャパシタにある電圧を放電して、発光ダイオードの電流を減らす。シーケンス部分はシステム更新の項で述べる。

第1行の制御トランジスタ42が全て閉ると共に、新しい映像データで再び各列のアナログ信号を読み、完成した後に更に第2行の制御トランジスタ41を開く。同様にして第1行の方式で第2行のキャパシタ13に対して充電を行い、この方式にて1行ずつ映像データをキャパシタに保存して、全体の映像を表示できるようにする。

図示より分かるように、本発明は共基回路(COMMON SOURCE)回路を採用している。その中で全ての発光ダイオードの陽極をV44上に接続し、その陰極は各駆動トランジスタ41に接続している。

特開平4-161984(B)

別に本回路は直接式発光方式を採用している。即ち(図に)1行(COLV88)のデータを更新する。この方法は画面の点滅(Flickering)を減少できるばかりでなく、しかも並行処理の方法を用いて画面のフレームレート(Frame Rate)を向上することができる。これは画面をリアルタイムに処理するのに絶対的となる。本回路は更に電位保持キャパシタ(3)があるので、発光ダイオード(1)を直接電流方式で点灯し、それゆえに高電位のパルス・ウェーブ方式で駆動する必要がないので、より低い電圧であり電源電力の無駄な消費を減少することができる。

第5図に本発光ダイオードの表示スクリーンシステムのブロックダイヤグラムを表示する。その中は下記を含むものである。本発明の新発光ダイオードアレイ構造で組立てられた $N \times M$ 表示スクリーン(1)、直接式並置電位レジスタ(2)、それぞれ N 個のレジスタを有する D/A (3)、1つのタイ

ミングコントローラ及びアドレスジェネレータ(4)、1つの表示メモリサブシステム(5)、1つのデータ伝送装置(6)、1つのメインストレージ(7)、1つの中央処理ユニット(8)、1つの補助記憶体(9)及び1つの映像取得サブシステム(10)である。本システムの運転方式は下記のごとくである。

先ず第5図に示すごとく、表示したい映像を映像取得サブシステム(10)により、グレイレベルにあるデジタル映像データを取得し、且つ補助メモリ(9)に記憶してその後の表示に供する。或る映像プログラムを表示したい場合は、補助メモリに記憶している映像を必要とする順序でメインメモリ(7)に格納する。もしも映像データの必要がなければ、それを直接メインメモリ(7)に格納すればよい。データ伝送装置(6)はメインメモリに記憶している映像データを表示メモリサブシステム(5)に送り込み、タイミングコントローラとアドレスジェ

ネレータ(4)より表示メモリサブシステム(5)中の映像データを読み取り走査して発光ダイオードアレイ(1)上に表示する。

本発明のアレイ構造と従来のアレイとの異なる所は直接走査(LINE SCAN)の方式を採用したことにある。また各1行の制御トランジスタのゲート全てが一瞬に接続されており(第4図のD1、D1'等を参照)、行を走査している時は、同一行の制御トランジスタは同時にONとなって、この行上の全ての電位保持キャパシタの電圧は同時に更新される。この方式を採用すれば、フレームレートはラスタスキャンよりも非常に早く、高いフレームレートの効果を実現することができる。

タイミングコントローラとアドレスジェネレータ(4)とは表示メモリサブシステム(5)中の映像データを順序よく読み取り、デジタルアナログコンバータ(3)のレジスタのレジスタが全て書き込まれて

データを表示した後に、更に1つのパルス信号を送してこの1行の全ての制御用MOSFETが全ONとなる。この場合デジタルアナログコンバータにより準備されたグレイレベルデータを有するアナログ映像信号は、対応する電位保持キャパシタ中に記憶され、放電位保持キャパシタの電位は対応する発光ダイオードをして放電位が表示する異なる画面を現すようにさせる。

第6図に示すのは第4図の図解タイミングダイヤグラムである。映像取得サブシステムが取得した映像データはグレイレベルを有するデータであるので、発光ダイオードアレイにより得られたアナログ信号の入力もグレイレベルなので、グレイレベルを有する映像を表示する効果を実現することができる。上記の方法(即ち1行づつを順序よく走査し、ON、記憶、OFF、走査を制御)によって、1つのフレームを完全に表示できる。

'04年06月10日(木) 17時40分 宛先: 米 OLIFF

発信:

R:202

P.18

特開平4-161984(9)

映像の更新動作は第7A図、第7B図、第7C図、第7D図に示すごとくである。メモリサブシステム13の記憶容量の表示は1枚の映像データの1倍の大きさである。これらの図中のA、Bでそれぞれ1枚の映像データのスペースを表示している。発光ダイオードのアレイがスペースBの映像を表示する場合、この時も映像を交換するは、駆動装置14が新しい映像をスペースAに記憶換えする。第7A図に示すごとく、記憶換えを終了後、デジタルアナログコンバータは改めて自動的にスペースAに記憶された映像を発光ダイオードアレイに、第7B図に示すごとく表示させる。同じ原理でもしも更に映像を交換する場合には、第7C図、第7D図に示すごとく類似の動作を実行する。

このように交互に表示メモリサブシステム13に対して読み取り、書き込みを行うことによって、

ている。然しこれらの製品は、1枚または1枚の回路基板(PCB)を含んでいる。第1枚は発光ダイオードであり、第2及び第3枚は駆動回路である。

第8図に示すごとく、本設計は設計が独創的であり、大幅に回路の複雑さを簡素化し、各枚の回路モジュールはただ1枚の回路基板である。

第9図に示すごとく、組合わせてきた大形基板の後ろにはそれに合った金属(またはその他の適当な材料があり製品類別用途によって決める)ブラケット支持材料11で支持及び固定されている。また大形光線成いは室内照明の反射を避け、且つ近い所や遠い所の異なった視覚の要求に合わせて、各発光ダイオードの上に1つの光学的に設計され且つ絶縁された反射対向板111を第10図のごとくかよせている。

全体装置の記述は今まで類似製品の一部領わし

メモリ7のアクセスの衝突を免がれることができる。それに発光ダイオード表示アレイ11に白むしで高いフレームレートを表示することができる。

本設計の利便性は、第8図に示すごとく、1枚ずつの回路基板をジュールで構成され、各回路基板は1×1または1×1のアレイ等で異なった点度の発光ダイオードランプ及び駆動回路によって構成されている。各々のLEDの配列は各製品別によって決められる。

1枚ずつの回路基板モジュールを利用してモザイクのように横方向及び縦方向に積み上げ、組合わせて大形の表示ボードを製作することができる。

市場上においてはその他の近似製品があるが、設計及び作動原理が異なっている外に構造内にもまた異なっている。例えば、市場上の日本のシャープ及び台湾の国産品の光宝製品もまたモジュールユニットであり、1枚ずつで大形板に組合わせ

い問題であった。本設計の別の1つの特徴は、発光ダイオードアレイの電源供給と区域別の電源供給とは独立して配線することができ、安全であるばかりではなく且つ容易に保全である点である。そのほか駆動の信号線と制御線、設置はその他の製品と同じであるが、その他の製品の電源は各本とも一般の電源線であり、光ファイバまたは高電圧を利用して駆動できない。

4. 図面の簡単な説明

第1A図は本発明のLEDを駆動する1つの駆動回路、第1B図は1つの駆動回路を示し、それは第1A図回路の部分である図、第1C図は1つの更新回路を示し、それは第1A図回路の部分である図、第2図に示すのは1つのLEDの電圧-駆動特性曲線であり、その中にフィードバックを含むものとフィードバックを含まない回路の曲線を含んでいる図、第3図は本発明の映像電路図、

'04年06月10日(木) 17時40分 宛先: 米 OLIPP

発信:

R: 202

P. 19

特開平 4-161984 (10)

第4図は本発明中に使用された半導体操作原理のLEDアレイ回路を示す図、第5図は大型映像表示システムのブロック図、第6図は第4図に於て個別信号のタイミング関係を示す図、第7A図、第7B図、第7C図と第7D図は本発明の映像駆動方式を示すブロック図、第8図は本発明の表示板構造を示す図、第9図は第8図の大型表示板で、その背後に1つの金属ブラケット11で固定している状態を示す図、第10図は第9図の表示板で、その上に1つの光等処置された反射対向板111をかぶせた状態図、第11図は大型表示ボードに使われている従来のLEDアレイ構造図である。

1---発光ダイオード、11、12---MOSFET、13---フィードバック抵抗抵抗、14---電位保持キャパシタ。

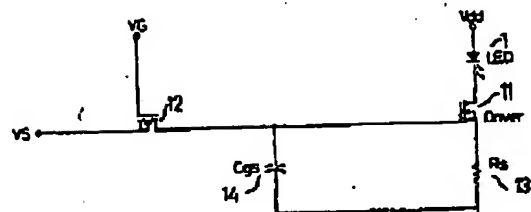


FIG. 1A

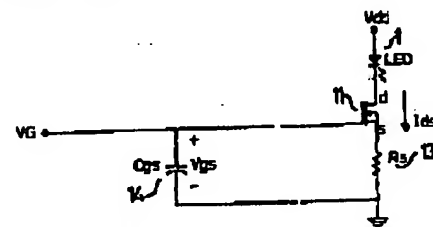


FIG. 1B

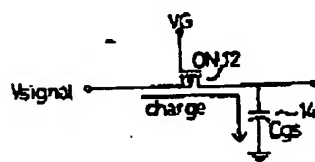


FIG. 1C

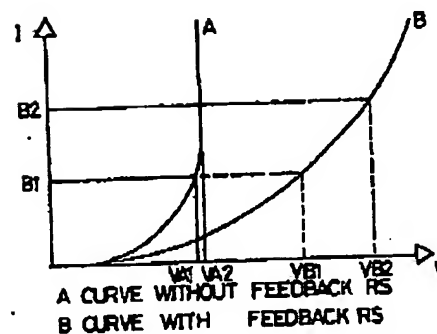


FIG. 2

BEST AVAILABLE COPY

'04年06月10日(木) 17時40分 宛先: 米 OLIF

発信:

R: 202

P. 20

特開平 4-161984 (11)

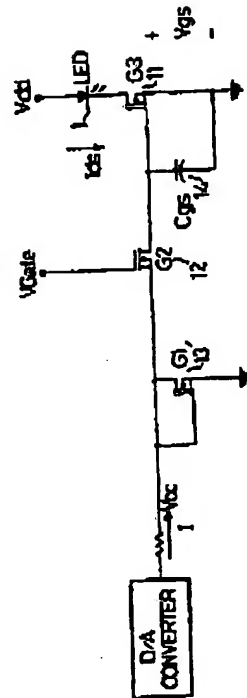


FIG. 3

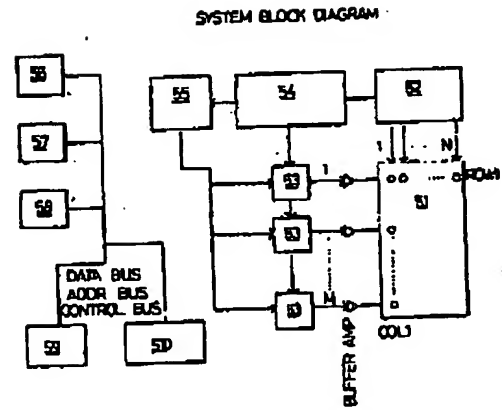


FIG. 5

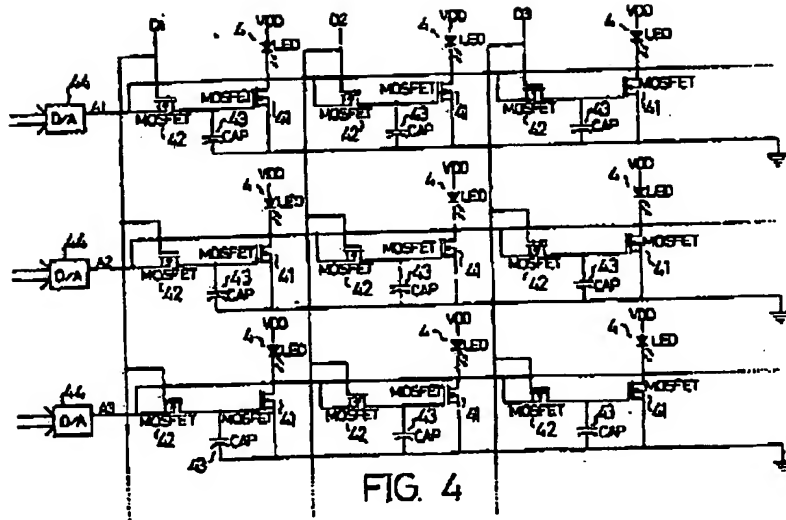


FIG. 4

特開平4-161984(12)

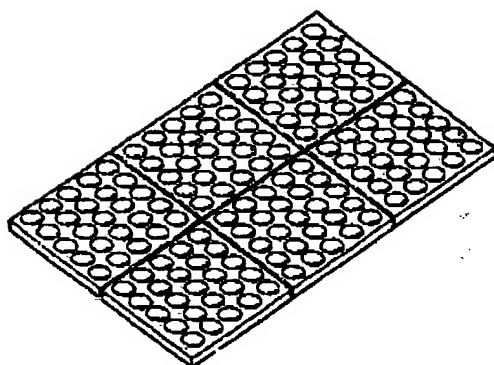
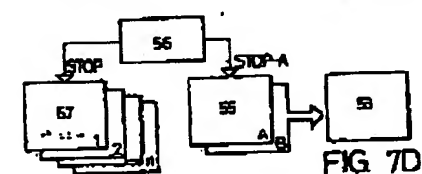
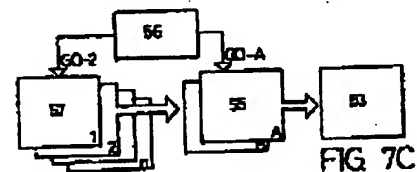
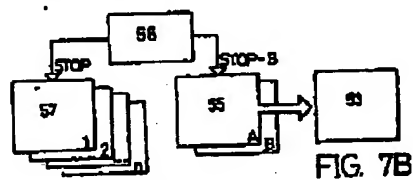
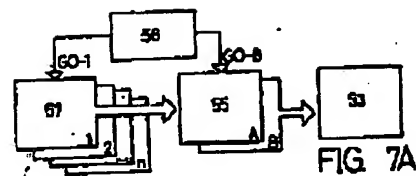
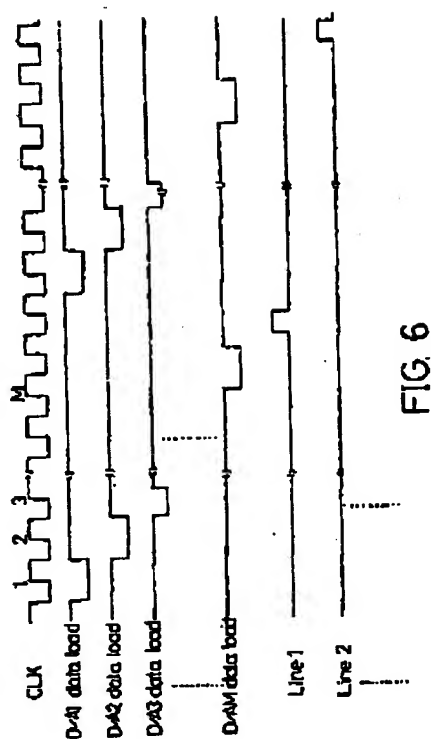


FIG. 8

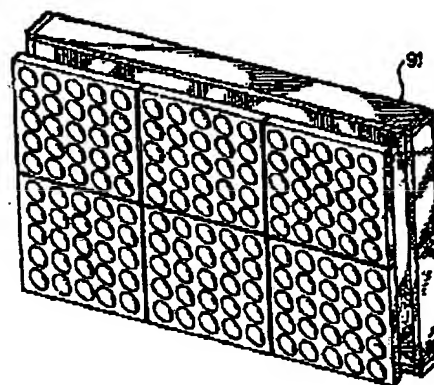


FIG. 9

BEST AVAILABLE COPY

'04年06月10日(木) 17時41分 宛先: 米 OLIFF

発信:

R: 202

P. 22

特開平 4-161984 (19)

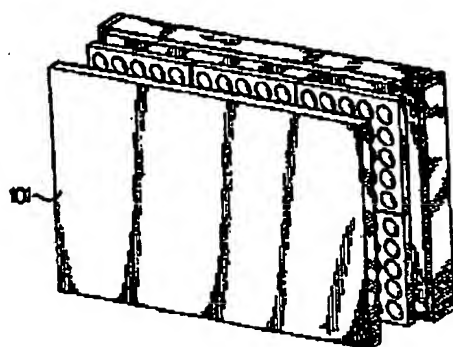


FIG. 10

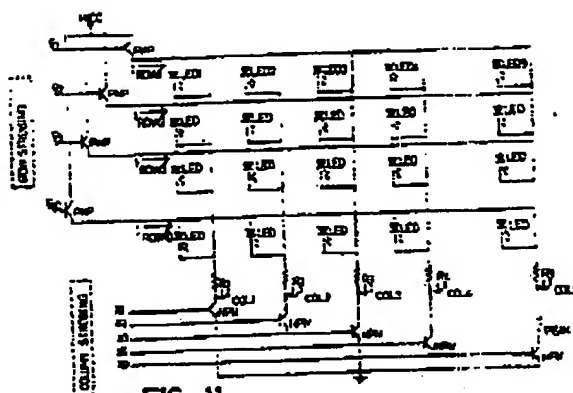


FIG. 11

第1頁の続き

⑥発明者 クアン・チュン・クオ

台湾、シンチュ、チエン・クン・ロード、セクション・1、レーン・70、ナンバー・2、エフ・5

⑥発明者 ヤン・ツエン・シエー

台湾、シンチュ、クアン・フアード・ロード、セクション・1、レーン・108、アリー・78、ナンバー・6

⑥発明者 ショウ・チュン・チオウ

台湾、シンチュ、チエン・メイ・ロード、ナンバー・42、エフ・3

⑥発明者 ダー・チエン・ユエ

台湾、シンチュ、チュアン・チュウン・チエン、リ・ウー・フエン・8、ナンバー・152

BEST AVAILABLE COPY